

McGuireWoods LLP
1750 Tysons Boulevard
Suite 1800
McLean, VA 22102-4215
Phone: 703.712.5000
Fax: 703.712.5050
www.mcguirewoods.com



Hae-Chan Park
Direct: 703.712.5365

McGUIREWOODS

hpark@mcguirewoods.com
Direct Fax: 703.712.5280

September 9, 2003

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

RE: Application No. 10/643,934
Filed: August 20, 2003
**SUBSTRATE, LIQUID CRYSTAL DISPLAY DEVICE, AND METHOD OF
MANUFACTURING THE SAME**
Inventor: Woo-Shik LEE, *et al.*
Our Ref: 6192.0307.US

Sir:

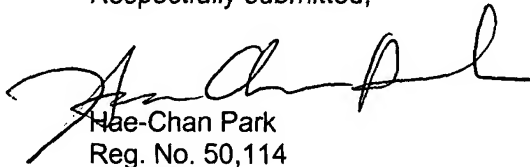
The following documents are forwarded herewith for appropriate action by the U.S.
Patent and Trademark Office:

1. A Transmittal Letter;
2. Claim for Priority Under 35 U.S.C. §119 In Utility Application;
3. A certified copy of:
Korean Patent Application No. 10-2002-0049576 filed August 21, 2002;
Korean Patent Application No. 10-2002-0060498 filed October 4, 2002;
Korean Patent Application No. 10-2002-0066617 filed October 30, 2002;
and
4. Two acknowledgement postcards.

It is respectfully requested that the attached copy of the postcard be stamped with the
filing date of these documents and returned to our courier.

The U.S. Patent and Trademark Office is hereby authorized to charge any fee
deficiency, or credit any overpayment, to our Deposit Account No. 23-1951 referencing docket
number 6192.0307.US.

Respectfully submitted,



Hae-Chan Park
Reg. No. 50,114

HCP/tmk
Enclosures



IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of: Woo-Shik LEE

Art Unit: TBD

Appl. No.: 10/643,934

Examiner: TBD

Filed: August 20, 2003

Atty. Docket: 6192.0307.US



For: **SUBSTRATE, LIQUID CRYSTAL
DISPLAY DEVICE, AND METHOD OF
MANUFACTURING THE SAME**

Claim For Priority Under 35 U.S.C. § 119 In Utility Application

Commissioner for Patents
Alexandria, VA 22313

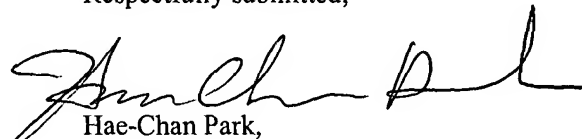
Sir:

Priority under 35 U.S.C. § 119 is hereby claimed to the following priority
document(s), filed in a foreign country within twelve (12) months prior to the filing of the
above-referenced United States utility patent application:

Country	Priority Document Appl. No.	Filing Date
KOREA	10-2002-0049576	August 21, 2002
KOREA	10-2002-0060498	October 4, 2002
KOREA	10-2002-0066617	October 30, 2002

Certified copies of Korean Patent Application Nos. 10-2002-0049576; 10-2002-
0060498; and 10-2002-0066617 are submitted herewith. Prompt acknowledgment of this
claim and submission is respectfully requested.

Respectfully submitted,


Hae-Chan Park,
Reg. No. 50,114

Date: September 9, 2003

McGuireWoods LLP
1750 Tysons Boulevard, Suite 1800
McLean, VA 22102
Telephone No. 703-712-5365
Facsimile No. 703-712-5280

대한민국 특허청

KOREAN INTELLECTUAL PROPERTY OFFICE

별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Intellectual
Property Office.

출원번호 : 10-2002-0049576
Application Number

출원년월일 : 2002년 08월 21일
Date of Application AUG 21, 2002

출원인 : 삼성전자주식회사
Applicant(s) SAMSUNG ELECTRONICS CO., LTD.



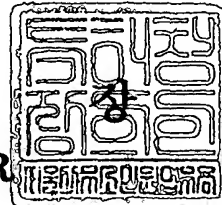
2003 년 05 월 09 일

특

허

청

COMMISSIONER



【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【제출일자】	2002.08.21
【발명의 명칭】	최적화된 스페이서를 갖는 액정표시장치 및 이의 액정표시장치의 제조방법
【발명의 영문명칭】	LIQUID CRYSTAL DISPLAY DEVICE HAVING OPTIMUM SPACER AND METHOD FOR FABRICATING LIQUID CRYSTAL DISPLAY DEVICE USING THE SAME
【출원인】	
【명칭】	삼성전자 주식회사
【출원인코드】	1-1998-104271-3
【대리인】	
【성명】	박영우
【대리인코드】	9-1998-000230-2
【포괄위임등록번호】	1999-030203-7
【발명자】	
【성명의 국문표기】	이우식
【성명의 영문표기】	LEE,Woo Shik
【주민등록번호】	730929-1030515
【우편번호】	137-070
【주소】	서울특별시 서초구 서초동 1643-49 202호
【국적】	KR
【발명자】	
【성명의 국문표기】	유기천
【성명의 영문표기】	Y00,Gi Chun
【주민등록번호】	731220-1162025
【우편번호】	441-220
【주소】	경기도 수원시 권선구 매교동 92-6
【국적】	KR
【발명자】	
【성명의 국문표기】	전백균
【성명의 영문표기】	JEON,Baek Kyun

【주민등록번호】 651217-1025410
【우편번호】 449-846
【주소】 경기도 용인시 수지읍 풍덕천리 1168번지 삼성5차아파트
515동 403호
【국적】 KR
【취지】 특허법 제42조의 규정에 의하여 위와 같이 출원합니다. 대
리인 박영
우 (인)
【수수료】
【기본출원료】 20 면 29,000 원
【가산출원료】 23 면 23,000 원
【우선권주장료】 0 건 0 원
【심사청구료】 0 항 0 원
【합계】 52,000 원
【첨부서류】 1. 요약서·명세서(도면)_1통

【요약서】**【요약】**

최적화된 스페이서를 갖는 액정표시장치 및 이의 액정표시장치의 제조 방법이 개시되어 있다. 격자 형상을 갖는 블랙 매트릭스, 컬러필터 및 제 1 전극을 포함하는 제 1 기판의 제 1 전극에 제 1 단부, 제 1 단부로부터 허용 액정 셀 갭 이상의 제 1 높이로 이격된 곳에 형성된 제 2 단부, 제 2 단부에 가해진 제 1 압력에 의해 액정의 표면까지 압축되는 단위 면적을 갖는 스페이서를 형성한다. 액정은 상기 제 1 기판에 허용 액정 셀 갭의 높이까지 채워지고, 제 1 기판에 채워진 액정은 제 2 전극이 형성된 기판에 의하여 밀봉된다. 이로써, 제 1 기판 및 제 2 기판의 사이에는 액정이 채워지지 않는 언필 영역이 발생하지 않도록 한다.

【대표도】

도 5

【색인어】

액정표시장치, 셀 갭, 스페이서

【명세서】**【발명의 명칭】**

최적화된 스페이서를 갖는 액정표시장치 및 이의 액정표시장치의 제조 방법{LIQUID CRYSTAL DISPLAY DEVICE HAVING OPTIMUM SPACER AND METHOD FOR FABRICATING LIQUID CRYSTAL DISPLAY DEVICE USING THE SAME}

【도면의 간단한 설명】

도 1은 종래 액정표시장치에 적용된 스페이서를 도시한 개념도이다.

도 2는 종래 스페이서가 형성된 액정 수납 웰의 내부에 액정을 주입하는 것을 도시한 개념도이다.

도 3은 종래 액정표시장치에서 액정이 오버플로 되는 것을 도시한 개념도이다.

도 4는 종래 액정표시장치에서 액정이 부족하여 언-필 영역이 형성된 것을 도시한 개념도이다.

도 5는 본 발명의 제 1 실시예에 의한 액정표시장치의 단면도이다.

도 6은 본 발명의 제 1 실시예에 의한 액정표시장치의 제 1 기판을 도시한 평면도이다.

도 7은 도 6의 A-A 단면도이다.

도 8a는 본 발명의 제 1 실시예에 의하여 스페이서의 단위 면적 대비 액정의 셀 갭 변화를 시뮬레이션한 그래프이다.

도 8b는 본 발명의 제 1 실시예에 의하여 스페이서의 단위 면적 대비 스페이서의 압축률 변화를 시뮬레이션한 그래프이다.

도 9a는 본 발명의 제 1 실시예에 의하여 탄성 계수를 낮춘 상태에서 단위 면적에 대한 액정의 셀 갭 변화 및 압축률을 도시한 그래프이다.

도 9b는 본 발명의 제 1 실시예에 의하여 탄성 계수를 높인 상태에서 단위 면적에 대한 액정의 셀 갭 변화 및 압축률을 도시한 그래프이다.

도 10은 본 발명의 제 1 실시예에 의한 액정표시장치의 제 2 기판을 도시한 평면도이다.

도 11a는 본 발명의 제 2 실시예에 의해 투명 기판에 크롬 박막이 형성된 것을 도시한 공정도이다.

도 11b는 본 발명의 제 2 실시예에 의하여 크롬 박막에 패터닝된 포토레지스트 박막을 도시한 공정도이다.

도 11c는 본 발명의 제 2 실시예에 의하여 크롬 박막을 패터닝하기 위한 패턴 마스크의 평면도이다.

도 11d는 본 발명의 제 2 실시예에 의하여 크롬 박막이 패터닝되어 블랙 매트릭스가 제조된 것을 도시한 도 11c의 C-C 단면도이다.

도 11e는 본 발명의 제 2 실시예에 의하여 블랙 매트릭스에 컬러 필터 및 제 1 전극이 형성된 것을 도시한 공정도이다.

도 11f는 본 발명의 제 2 실시예에 의하여 제 1 전극의 상면에 스페이서를 형성하기 위한 스페이서 형성용 박막이 형성된 것을 도시한 공정도이다.

도 11g는 도 11f의 패턴 마스크의 평면도이다.

도 11h는 본 발명의 제 2 실시예에 의하여 스페이서가 형성된 제 1 기판에 액정이 적하 되는 것을 도시한 공정도이다.

도 11i는 본 발명의 제 2 실시예에 의하여 단부가 테이퍼 진 스페이서를 도시한 단면도이다.

도 11j는 본 발명의 제 2 실시예에 의하여 제 1 기판에 제 2 기판이 어셈블리 된 것을 도시한 단면도이다.

【발명의 상세한 설명】

【발명의 목적】

【발명이 속하는 기술분야 및 그 분야의 종래기술】

<23> 본 발명은 최적화된 스페이서를 갖는 액정표시장치 및 이의 액정표시장치의 제조 방법에 관한 것으로, 특히, 셀 갭(cell gap)을 유지시켜주는 스페이서(spacer)의 높이 및 단위 면적을 최적화하여 스페이서에 의한 셀 갭에 액정이 완전히 채워지지 않는 액정 언-필 영역(Liquid Crystal unfilled area) 및 스페이서에 의한 가압력에 의하여 기판이 파손되는 것을 방지한 최적화된 스페이서를 갖는 액정표시장치 및 이의 액정표시장치의 제조 방법에 관한 것이다.

<24> 일반적으로, 액정(Liquid Crystal)은 각각 서로 다른 제조 공정을 거쳐 제작된 TFT 기판(TFT substrate) 및 컬러필터기판(color filter substrate)의 사이에 위치한다.

<25> 액정은 TFT 기판 및 컬러필터기판의 사이에 형성된 전계에 영향을 받는다. 구체적으로, 액정은 전계에 따라서 외부에서 공급된 광의 투과율을 변경시킨다.

- <26> TFT 기판 및 컬러필터기판의 사이에는 액정이 수납되도록 하기 위한 셀 갭(cell gap)이 존재한다. 이 셀 갭은 수 μm 에 불과하며, 셀 갭의 크고 작음은 액정의 고유한 특성에 따라 다르다. 예를 들어 TN 모드(Twist Nematic mode) 액정의 경우는 $4.6\mu\text{m}$ 정도의 셀 갭을 갖는다.
- <27> 수 μm 에 불과한 셀 갭에 액정을 공급하는 종래 방법은 먼저, 셀 갭이 형성된 액정 표시패널을 액정이 수납된 통(barrel)에 일부가 담기도록 한다. 이어서, 셀 갭 내부에 진공압을 형성하여, 액정이 압력이 낮아진 셀 갭 내부로 빨려 올라가도록 한다.
- <28> 이처럼 진공압을 이용한 액정 주입 방법은 수 μm 에 불과한 셀 갭의 내부에 빈 공간 없이 액정을 모두 채워 넣을 수 있는 장점을 갖는다. 반면, 진공압을 이용한 액정 주입 방법은 셀 갭 내부에 원하는 액정량보다 더 많은 액정이 공급되는 단점을 갖는다.
- <29> 따라서, 진공압을 이용한 액정 주입 방법은 셀 갭 내부로 액정을 주입하는 공정 이외에 셀 갭 내부에 과도하게 주입된 액정을 역으로 배출시키는 프레스 공정, 액정이 주입된 후 액정 주입구를 별도의 밀봉 물질로 밀봉하는 액정 밀봉 공정, 액정표시패널의 외부면에 묻은 액정을 세정하기 위한 세정 공정 등을 부수적으로 필요로 한다.
- <30> 최근에는 진공압을 이용한 액정 주입 방법 이외에 적하 방식(drop filling)으로 액정을 공급하는 방법이 개발된 바 있다.
- <31> 적하 방식 액정 공급 방법은 컬러필터기판에 스페이서를 형성한 상태에서 액정을 적하하고, TFT 기판 및 컬러필터기판에 접합하는 과정을 거침으로써 완료된다.

- <32> 이와 같은 적하 방식 액정 공급 방법은 앞서 설명한 진공압 방식 액정 주입 방법에 비하여 공정이 간단한 장점을 갖는다. 반면, 적하 방식 액정 공급 방법은 액정표시패널 내부에 기포가 생기거나 액정이 오버플로(overflow) 되는 또 다른 문제점을 갖는다.
- <33> 예를 들어, 액정이 요구되는 양보다 많이 공급될 경우, 잉여 액정은 TFT 기판 및 컬러필터기판이 접합되는 과정에서 외부로 오버플로 된다. 반대로 액정이 요구되는 양보다 적게 공급될 경우, 액정표시패널 내부에 액정이 존재하는 않는 언-필 영역(un-filled area)이 발생된다. 언-필 영역은 액정표시장치에서의 디스플레이특성을 크게 저하시킨다.
- <34> 도 1은 종래 액정표시장치에 적용된 스페이서를 도시한 개념도이다.
- <35> 도 1을 참조하면, 컬러필터기판(10)의 에지에는 액정을 수납하기 위하여 액정 수납 월(20)이 형성된다. 액정 수납 월(20)의 내부에는 스페이서(30)가 형성된다. 액정 수납 월(20)의 내부에 형성된 스페이서(30)는 패터닝된 포토레지스트 박막에 의하여 형성된다.
- <36> 도 2는 종래 스페이서가 형성된 액정 수납 월의 내부에 액정을 주입하는 것을 도시한 개념도이다.
- <37> 도 2를 참조하면, 디스펜서(40)는 액정 수납 월(20)의 내부에 액정(50)을 드롭 하여 채워 넣는다. 이때, 액정 수납 월(20)의 내부 공간에 채워지는 액정(50)의 양 및 스페이서(30)의 높이 및 면적은 매우 중요하다.
- <38> 도 3은 종래 액정표시장치에서 액정이 오버플로 되는 것을 도시한 개념도이다.

- <39> 도 3을 참조하면, 스페이서(30)가 형성되고 액정(50)이 주입된 컬러필터기판(10)에 TFT 기판(60)이 얼라인 되면 TFT 기판(60)은 대기압(P_{atm})에 의하여 스페이서(30)를 가압하게 된다.
- <40> 이때, 도 2에 도시된 디스펜서(40)로부터 액정(50)이 과다하게 공급되거나 스페이서(30)의 높이 및 면적이 최적화되지 않을 경우, 컬러필터기판(10) 및 TFT 기판(60)의 사이에는 액정이 부족하거나 넘치게 된다.
- <41> 예를 들어, 스페이서(30)의 높이 및 면적이 너무 작을 경우, 대기압에 의하여 스페이서(30)는 많이 압축되면서 액정 수납 웰(20)의 내부 공간에 적하된 액정(50)중 일부는 오버플로 된다. 오버플로된 액정(55)은 주변 설비 및 액정표시장치를 오염시키고, 고가의 액정이 낭비되도록 한다.
- <42> 또한 스페이서(30)가 너무 많이 압축될 경우, 스페이서(30)가 컬러필터기판(10)을 가압하는 가압력(P_2)이 지나치게 커져 컬러필터기판(10)이 파손될 수도 있다.
- <43> 도 4는 종래 액정표시장치에서 액정이 부족하여 언-필 영역이 형성된 것을 도시한 개념도이다.
- <44> 도 4를 참조하면, 액정량이 부족하거나, 스페이서(30)의 높이 및 면적이 너무 클 경우, TFT 기판(60)과 컬러필터기판(10) 사이에 액정(50)이 모두 채워지지 않는 언-필 영역(55)이 발생된다. 언-필 영역(55)에서는 액정(50)이 전계에 의하여 정상적으로 배열되지 않음으로 디스플레이는 불가능하다.

- <45> 이를 극복하기 위해서는 스페이서(30)의 높이 및 면적을 정밀하게 산출하거나, 액정량을 정밀하게 산출하면 되지만, 실제 스페이서(30)의 요구 체적 또는 액정량을 정밀하게 산출하기는 현실적으로 매우 어렵다.
- <46> 이유는 도 3 또는 도 4에 도시된 바와 같이 TFT 기판(60)은 대기압에 의하여 스페이서(30)를 가압하고, 스페이서(30)는 대기압 및 TFT 기판(60)의 무게에 의하여 압축된다.
- <47> 또한, TFT 기판(60)의 바닥면은 박막 트랜지스터, 화소 전극 등에 의하여 평평하지 않아 실제 액정이 공급되는 체적을 정밀하게 산출하는 것이 어려워 액정량의 정밀한 산출을 어렵게 한다.
- <48> 이로 인해 현재까지 액정표시장치에서는 적하 방식으로는 액정을 공급하기 어려우며, 공정수가 많고 액정 소모량이 매우 단점을 갖는 진공 주입 방식으로 액정을 주입하고 있다.
- <49> 그러나, 최근 들어 액정표시장치의 크기가 점차 커지면서 진공 주입 방식에도 한계가 있어 적하 방식을 이용하여 액정을 공급하고자 하는 노력들이 계속 진행되고 있다. 적하 방식으로 액정을 컬러필터기판 및 TFT 기판의 사이에 공급하기 위해서는 스페이서를 최적화 및 액정량을 최적화해야 해야만 한다.

【발명이 이루고자 하는 기술적 과제】

- <50> 따라서, 본 발명의 제 1 목적은 이와 같은 종래 요구에 부응한 것으로써, 본 발명의 제 1 목적은 적하 방식으로 액정을 공급하는 과정에서 액정의 부족에 의한 언-필 영

역이 발생하지 않도록 함은 물론 스페이서에 의한 기판 파손까지도 함께 방지한 최적화된 스페이서를 갖는 액정표시장치를 제공한다.

<51> 본 발명의 제 2 목적은 이와 같은 종래 요구에 부응한 것으로써, 본 발명의 제 2 목적은 적하 방식으로 액정을 공급하는 과정에서 액정에 부족에 의한 언-필 영역이 발생하지 않도록 함은 물론 스페이서에 의한 기판 파손까지도 함께 방지한 최적화된 스페이서를 갖는 액정표시장치의 제조 방법을 제공함에 있다.

【발명의 구성 및 작용】

<52> 이와 같은 본 발명의 제 1 목적을 구현하기 위하여 본 발명은 투명 기판, 격자 형상을 갖는 블랙 매트릭스, 블랙 매트릭스에 의해 형성된 내부 영역에 형성된 컬러필터 및 투명 기판의 전면적에 레퍼런스 전원이 인가되도록 형성된 제 1 전극을 포함하는 제 1 기판, 제 1 전극 중 상기 블랙 매트릭스의 상부에 형성되는 제 1 단부, 제 1 단부로부터 허용 액정 셀 갭 이상의 제 1 높이로 형성된 제 2 단부, 각 제 2 단부에 가해진 제 1 압력에 의해 제 1 높이가 제 1 압축률 이하로 압축되어 허용 액정 셀 갭보다 작은 제 2 높이로 압축되도록 하기 위한 단위 면적을 갖는 스페이서, 스페이서가 형성된 제 1 기판에 허용 액정 셀 갭의 높이까지 채워진 액정 및 제 2 단부에 제 1 압력을 가하는 기판 및 기판에 컬러필터들과 마주보며, 화소 전압을 인가 받기 위한 제 2 전극들을 갖는 제 2 기판을 포함하는 최적화된 스페이서를 갖는 액정표시장치를 제공한다.

<53> 또한, 본 발명의 제 2 목적을 구현하기 위하여 본 발명은 허용 액정 셀 갭 이상의 높이를 갖는 스페이서의 제 1 높이를 산출, 제 1 높이가 제 1 압력에 의하여 제 1 압축률 이하로 압축되어 허용 액정 셀 갭보다 작은 제 2 높이로 압축되는 스페이서의 단위 면적을 산출하는 단계, 투명 기판에 격자 형상을 갖는 블랙 매트릭스를 형성, 블랙 매트

릭스에 의해 형성된 내부 영역에 컬러필터를 형성, 투명 기판의 전면적에 레퍼런스 전원이 인가되도록 형성된 제 1 전극을 형성 및 제 1 높이 및 단위 면적에 의하여 블랙 매트릭스의 상부에 해당하는 제 1 전극의 상면에 스페이서를 형성하여 제 1 기판을 제조하는 단계, 제 1 기판에 허용 액정 셀 갭의 높이까지 액정을 채우는 단계, 기판에 컬러필터들과 마주보며, 화소 전압을 인가 받기 위한 제 2 전극들이 형성된 제 2 기판을 제조하는 단계 및 스페이서가 제 1 압력에 의하여 허용 액정 셀 갭까지 압축되도록 제 1 기판 및 제 2 기판을 어셈블리 하는 단계를 포함하는 액정표시장치의 제조 방법을 제공한다.

<54> 본 발명에 의하면 스페이서의 높이 및 단위 면적을 최적화하여 스페이서에 의한 액정표시장치에서 액정 언-필 영역이 발생하는 것을 방지 및 스페이서에 의한 제 1, 제 2 기판 또는 스페이서 자신의 파손을 방지한다.

<55> 이하, 첨부한 도면을 참조하여, 본 발명의 바람직한 실시예를 상세히 설명하고자 한다.

<56> <실시예 1>

<57> 도 5는 본 발명의 제 1 실시예에 의한 액정표시장치의 단면도이다.

<58> 도 5를 참조하면, 액정표시장치(500)는 제 1 기판(100), 스페이서(200), 액정(300) 및 제 2 기판(400)을 포함한다.

<59> 도 6은 본 발명의 제 1 실시예에 의한 액정표시장치의 제 1 기판을 도시한 평면도이다.

- <60> 도 5 또는 도 6을 참조하면, 제 1 기관(100)은 투명기관(110), 블랙 매트릭스(120), 컬러필터(130), 제 1 전극(140) 및 액정 밀봉 월(150)을 포함한다.
- <61> 투명기관(110)은 블랙 매트릭스(120), 컬러필터(130) 및 제 1 전극(140)이 지지되도록 하는 베이스 역할을 한다.
- <62> 블랙 매트릭스(120)는 광 흡수율이 높은 크롬(Cr) 또는 크롬 산화막(CrO_2) 물질을 투명기관(110)의 전면적에 걸쳐 도포 및 패터닝하여 형성된다. 이때, 블랙 매트릭스(120)는 투명 기관(110)에 격자 형상으로 형성된다. 도 5를 참조하면, 블랙 매트릭스(120)는 제 2 기관(400)의 화소 전극과 화소 전극의 사이로부터 광 누설을 방지한다.
- <63> 컬러필터(130)는 격자 형상을 갖는 블랙 매트릭스(120)에 의하여 감싸여진 내부 영역마다 하나씩 형성된다. 컬러필터(130)는 레드 파장의 광이 통과되도록 하는 레드 컬러필터(132), 그린 파장의 광이 통과되도록 하는 그린 컬러필터(134) 및 블루 파장의 광이 통과되도록 하는 블루 컬러필터(136)로 구성된다. 컬러필터(130)의 에지는 블랙 매트릭스(120)상에 형성된다.
- <64> 도 5를 참조하면, 제 1 전극(140)은 컬러필터(130)가 덮이도록 투명 기관(110)의 전면적에 걸쳐 형성된다. 제 1 전극(140)에는 레퍼런스 전압이 인가된다.
- <65> 도 7은 도 6의 A-A 단면도이다.
- <66> 도 6 또는 도 7을 참조하면, 스페이서(200)들은 제 1 기관(100)에 형성된 블랙 매트릭스(120)의 상부에 해당하는 제 1 전극(140)의 상면에 제 1 높이(H_1)로 형성된다. 이때, 스페이서(200)들은 바람직한 일실시예로 제 1 단부(210), 제 2 단부(220) 및 원주면

을 갖는 원기둥 형상을 갖는다. 제 1 단부(210)는 스페이서(200)중 제 1 전극(140)과 접촉하며, 제 2 단부(220)는 제 1 단부(210)와 마주보는 관계를 갖는다.

<67> 원기둥 형상의 스페이서(200)들의 제 1 높이(H_1)는 도면부호 H_2 로 도시된 허용 액정 셀 갭 보다 높게 형성된다. 반대로, 제 1 높이(H_1)가 허용 액정 셀 갭(H_2)이하로 설정되면, 스페이서(200)들은 셀 갭 조절 기능을 상실하게 된다.

<68> 이때, 스페이서(200)들의 제 1 높이(H_1)가 허용 액정 셀 갭(H_2)보다 높게 형성하는 것은 제 1 기판(100)에 액정(300)이 적하 된 상태에서 도 5에 도시된 제 2 기판(400)이 결합되었을 때 제 2 기판(400)에 의하여 스페이서(200)가 압축되어 제 1 높이(H_1)가 감소하기 때문이다.

<69> 이때, 스페이서(200)들의 압축량은 각 스페이서(200)의 단위 면적, 개수 및 탄성 계수와 밀접한 관계가 있다.

<70> 일단, 탄성 계수를 고려하지 않았을 때, 스페이서(200)들의 압축량은 각 스페이서(200)의 단위 면적 및 개수에 의하여 결정된다.

<71> 우선, 스페이서(200)들은 컬러필터(130)의 개수에 일대일 대응하는 개수로 블랙 매트릭스(120)의 상부에 해당하는 제 1 전극(140)에 형성된다. 이는 각 스페이서(200)의 단위 면적을 결정하기 위함이다. 일단, 각 스페이서(200)의 단위 면적이 결정된 후에는 스페이서의 단위 면적을 감안하여 스페이서의 개수를 마음대로 조절할 수 있다.

<72> 이때, 스페이서(200)의 단위 면적이 너무 작아 스페이서(200)가 너무 많이 압축될 경우, 스페이서(200)는 제 1 기판(100)에 무리한 힘을 가하게 된다. 이에 따라 제 1 기

판(100)의 제 1 전극(140)의 파손, 블랙 매트릭스(120) 깨짐 및 스페이서(200) 자신을 파손시킬 수 있다.

<73> 반대로 스페이서(200)의 단위 면적이 너무 커 스페이서(200)가 너무 조금 압축될 경우, 도 5에 도시된 제 1 기판(100) 및 제 2 기판(400) 사이에는 액정(300)이 채워지지 않은 언-필 영역(un-filled area)이 발생할 수 있다. 언-필 영역은 액정을 이용한 디스플레이에 있어 치명적인 불량을 발생시킨다.

<74> 앞서 설명한 바와 같이 스페이서(200)의 압축량이 너무 많거나 너무 적을 경우 치명적인 불량이 발생할 수 있으므로 스페이서(200)의 단위 면적은 매우 신중하고 정밀하게 고려되어야 한다.

<75> 이하, 스페이서의 단위 면적을 산출하는 방법을 설명하기로 한다.

<76> 스페이서(200)의 단위 면적은 컴퓨터 시뮬레이션에 의하여 산출되는데, 스페이서의 단위 면적을 산출하기 위해서는 비교 패널을 필요로 한다.

<77> 일실시예로 비교 패널은 17인치 SXGA 해상도를 갖는 컬러 액정표시패널이다. 비교 패널은 $88 \times 264 \mu\text{m}$ 의 컬러필터 면적(컬러필터 면적과 픽셀 면적은 거의 유사)을 갖는다. 비교 패널에서의 블랙 매트릭스의 폭은 $12 \sim 32 \mu\text{m}$ 이며, 비교 패널에서는 12 개의 컬러필터 당 1 개의 스페이서가 형성된다. 비교 패널에서 12 개의 컬러필터 당 1 개로 형성된 스페이서의 면적은 약 $500 \mu\text{m}^2$ 이고, 스페이서의 직경은 $25 \mu\text{m}$ 이며 원기둥 형상을 갖는다. 이때, 비교 패널에서의 스페이서의 탄성 계수는 487 N/mm^2 이다.

<78> 이와 같은 사양을 갖는 비교 패널에서 1 개의 컬러필터 당 스페이서를 형성하기 위해서는 12 개의 컬러필터 당 1개가 형성된 스페이서의 면적을 $500 \mu\text{m}^2$ 을 컬러필터의 개

수인 12로 나누면 됨으로 약 $41.6\mu\text{m}^2$ 정도이다. 이때, $41.6\mu\text{m}^2$ 은 1 개의 컬러필터 당 1 개가 형성된 스페이서의 "단위 면적"이다.

<79> 이와 같은 비교 패널의 사양에 의하여 비교 패널보다 큰 액정표시패널에 형성될 스페이서의 단위 면적 또한 결정할 수 있다.

<80> 예를 들어, 40인치 XGA 해상도를 갖는 컬러 액정표시패널(이하, 실험 패널이라 칭한다)에서의 스페이서의 "단위 체적"을 산출하면 다음과 같다.

<81> **【수학식 1】** $A = a \times B \times C$

<82> <수학식 1>에서 A는 스페이서의 단위 면적이고, 계수 a는 $\frac{\text{비교 패널 컬러필터 면적}}{\text{실험 패널 컬러필터 면적}}$ 이고, B는 n 개의 컬러필터 당 형성된 스페이서 면적이며, C는 n개의 컬러필터 당 형성된 스페이서의 개수이다. 예를 들어 12 개의 컬러필터 당 형성된 스페이서가 1 개일 경우 C는 수치적으로 $\frac{1}{3}$ 이다. 이때, 스페이서의 탄성계수는 487 N/mm^2 이다.

<83> 이때, <수학식 1>에서 B 및 C는 항상 일정한 값을 갖는다. 예를 들어 B 가 증가하면 C는 작아지며, B 가 감소되면 C가 증가된다.

<84> 구체적으로 계수 a는 비교 패널과 실험 패널의 면적 차이를 보상하기 위한 계수이다. 구체적으로 실험 패널의 컬러필터 면적이 비교 패널의 컬러필터 면적과 동일할 경우 계수 a는 1이다.

<85> 한편, 실험 패널의 컬러필터 면적이 비교 패널의 컬러필터 면적보다 클 경우에는 계수 a는 1 보다 작아지고, 실험 패널의 컬러필터 면적이 비교 패널의 컬러 필터 면적보다 작아질 경우 계수 a는 1보다 커진다.

- <86> 이때, 계수 a 가 1 보다 작아짐은 스페이서의 단위 면적이 감소됨을 의미하고, 계수 a 가 1보다 커짐은 스페이서의 단위 면적이 증가함을 의미한다.
- <87> 예를 들어, 40 인치의 크기를 갖는 실험 패널에서 컬러필터의 면적은 $227 \times 681\mu\text{m}$ 이고, 비교 패널 컬러필터 면적은 $88 \times 264\mu\text{m}$ 이었을 때, 계수 a_{40} 은 $\frac{88 \times 264}{227 \times 681}$ 이다. 이를 계산하면, a_{40} 은 0.15 정도이다. 즉, 실험 패널에서는 스페이서의 단위 면적이 증가해야 한다.
- <88> <수학식 1>의 B는 블랙 매트릭스에 형성된 n 개의 컬러필터마다 형성된 1 개의 스페이서의 면적이다. 실험 패널에서 스페이서가 가질 수 있는 면적은 $30 \sim 45\mu\text{m}$ 의 폭을 갖는 블랙 매트릭스에 약 $35\mu\text{m}$ 의 직경으로 형성되었기 때문에 B는 $\frac{1}{4} \pi \times D^2$ 의 공식($D=35\mu\text{m}$)에 의하여 약 $800\mu\text{m}^2$ 이 된다. 스페이서의 직경은 블랙 매트릭스의 폭 보다 커지지 않도록 한다.
- <89> 한편, <수학식 1>에서 C는 비교 패널과 실험 패널의 컬러필터의 면적 크기로 설정되며, 실험 패널의 컬러필터의 면적이 비교 패널의 컬러필터 면적에 비하여 약 4 배 가량 큼으로 C는 $\frac{1}{12} \times 4$ 에 의하여 $\frac{1}{3}$ 이 적절하다.
- <90> 이와 같은 과정을 거쳐, <수학식 1>에서 계수 a , B 및 C가 결정되면, 실험 패널에서의 1 개의 컬러필터 당 1 개씩 형성되는 스페이서의 단위 면적을 산출할 수 있다.
- <91> 예를 들면, 40인치를 갖는 실험 패널에서 계수 a 가 0.15이고, n 개당 컬러필터의 면적이 $800\mu\text{m}^2$ 이고, n 개당 형성되는 스페이서의 개수가 $\frac{1}{3}$ 일 경우, $0.15 \times 800 \times \frac{1}{3}$ 에 의하여 $40\mu\text{m}^2$ 정도가 된다. 즉, 40인치 실험 패널에서의 단위 면적은 $40\mu\text{m}^2$ 이다. 이와 같은

방법으로 15인치, 17인치, 20인치, 40인치, 60인치 등에서의 컬러필터 면적 및 블랙 매트릭스의 폭만 산출되면 단위 면적을 모두 산출할 수 있다.

<92> 이때, <수학식 1>에 의하여 산출된 스페이서의 단위 면적에는 실제로는 사용할 수 없는 단위 면적도 있다. 이를 고려하지 않고 스페이서의 단위 면적을 잘못 선택할 경우에는 앞서 설명한 바와 같이 언-필 영역이 발생하거나 제 1 기관의 파손의 발생할 수 있다.

<93> 실제로 스페이서의 단위 면적은 외부로부터 제 1 압력이 스페이서에 가해졌을 때 발생하는 액정의 셀 갭 변화가 고려되어야 한다. 액정의 셀 갭 변화를 관측하기 위해서 스페이서의 단위 면적을 $0\mu\text{m}^2$ 에서 점차 증가되도록 한다. 또한, 제 1 압력은 후술될 제 1 기관의 자중 및 대기압에 의하여 스페이서의 제 2 단부에 가해지는 압력과 동일하도록 설정한다.

<94> 스페이서의 제 2 단부에 제 1 압력이 가해질 경우, 액정의 셀 갭은 스페이서의 단위 면적에 의하여 변경된다.

<95> 예를 들어, 단위 면적이 증가될 경우, 제 1 압력에 의한 스페이서의 압축량이 적어짐으로 셀 갭은 증가하게 될 것이다.

<96> 도 8a는 본 발명의 제 1 실시예에 의하여 스페이서의 단위 면적 대비 액정의 셀 갭 변화를 시뮬레이션한 그래프이다.

<97> 도 8a의 그래프를 참조하면, 스페이서의 단위 면적이 $0\mu\text{m}^2$ 에서 점차 증가됨에 따라 액정의 셀 갭은 약 $30\mu\text{m}^2$ 근처까지 급속히 증가되고, 단위 면적이 $30\mu\text{m}^2$ 이후에서는 서서히 증가되는 경향을 보인다.

- <98> 단위 면적을 계속 증가시킨 결과, 단위 면적이 $76\mu\text{m}^2$ 이상에서 액정의 셀 갭은 최대 허용 액정 셀 갭인 $4.75\mu\text{m}$ 이상이 되었다. 이는 제 1 압력에 의하여 압축된 스페이서가 액정의 표면과 일치하지 못함을 의미한다. 즉, 스페이서의 단위 면적이 $76\mu\text{m}^2$ 이상인 상태에서 액정표시패널이 조립될 경우 액정표시패널의 내부에는 액정이 채워지지 않은 언-필 영역이 존재하게 된다. 언-필 영역은 도 8a의 그래프 중 빗금친 부분이다.
- <99> 도 8a의 그래프에 의하면 스페이서의 단위 면적이 $76\mu\text{m}^2$ 이하에서는 언-필 영역이 발생하지 않는다. 그러나, 실제로 스페이서의 단위 면적이 너무 작아 $0\mu\text{m}^2$ 에 근접할 경우 스페이서가 제 1 기판에 가하는 제 2 압력은 점차 커지게 되고 제 2 압력이 너무 클 경우, 제 1 기판의 제 1 전극 등에 손상을 줄 수 있다.
- <100> 이를 방지하기 위해서는 스페이서의 압축률이 고려되어야 한다. 실제 스페이서의 압축률이 커지면 스페이서가 제 1 기판에 가하는 제 2 압력도 비례하여 커진다.
- <101> 도 8b는 본 발명의 제 1 실시예에 의하여 스페이서의 단위 면적 대비 스페이서의 압축률 변화를 시뮬레이션한 그래프이다.
- <102> 도 8b의 그래프를 참조하면, 스페이서의 단위 면적이 $0\mu\text{m}^2$ 에 가까울수록 스페이서의 압축률은 커지며, 스페이서의 단위 면적이 점차 증가됨에 따라 스페이서의 압축률은 급격히 감소한다.
- <103> 각 스페이서마다 약간씩 다르지만 탄성 계수가 487 N/mm^2 인 스페이서의 압축률은 15% 정도가 제 1 기판 및 스페이서를 파손시키지 않는 안전한 값이다.
- <104> 이때, 스페이서의 압축률이 15%라는 것은 일실시예로 $100\mu\text{m}$ 의 제 1 높이를 갖는 스페이서가 $85\mu\text{m}$ 까지 압축됨을 의미한다. 즉, 압축된 스페이서는 제 1 높이의 85%이다.

- <105> 이와 같은 이유로 스페이서의 압축률이 15% 이하가 되는 스페이서의 단위 면적을 그래프에서 찾으면 약 $32\mu\text{m}^2$ 정도이다. 즉, 스페이서의 단위 면적이 $32\mu\text{m}^2$ 이하가 될 경우 제 1 기관 또는 스페이서의 파손이 발생할 수 있다.
- <106> 이와 같은 이유로, 스페이서의 단면적은 제 1 기관 또는 스페이서가 파손될 수 있는 $32\mu\text{m}^2$, 언-필 영역이 발생할 수 있는 $76\mu\text{m}^2$ 이상을 제외한 구간이 적합하다. 즉, 스페이서의 단면적은, $32\mu\text{m}^2 \leq \text{단위 면적} \leq 76\mu\text{m}^2$ (단, 탄성 계수는 487 N/mm^2)이다.
- <107> 그러나, 이와 같은 스페이서의 단위 면적의 최적화된 구간은 탄성 계수에 의하여 영향 받아 변경된다.
- <108> 도 9a는 본 발명의 제 1 실시예에 의하여 탄성 계수를 낮춘 상태에서 단위 면적에 대한 액정의 셀 갭 변화 및 압축률을 도시한 그래프이다.
- <109> 도 9a의 그래프를 참조하면, 탄성 계수가 487N/mm^2 에서 243.5N/mm^2 으로 낮아질 경우, 언-필 영역이 발생하지 않는 스페이서의 단위 면적은 $76\mu\text{m}^2$ 보다 훨씬 큰 $100\mu\text{m}^2$ 이상 약 $120\mu\text{m}^2$ 정도까지 증가된다. 또한, 제 1 기관 또는 스페이서의 파손이 발생하지 않는 스페이서의 단위 면적에 대한 스페이서의 압축률이 15% 이하인 단위 면적의 구간은 $66\mu\text{m}^2$ 이상이다. 즉, 스페이서의 단위 면적은, $66\mu\text{m}^2 \leq \text{단위 면적} \leq 120\mu\text{m}^2$ 이상(단, 탄성 계수는 243.5 N/mm^2)이다.
- <110> 도 9b는 본 발명의 제 1 실시예에 의하여 탄성 계수를 높인 상태에서 단위 면적에 대한 액정의 셀 갭 변화 및 압축률을 도시한 그래프이다.
- <111> 도 9b의 그래프를 참조하면, 탄성 계수가 487N/mm^2 에서 974N/mm^2 으로 높아질 경우, 언-필 영역이 발생하지 않는 스페이서의 단위 면적은 $76\mu\text{m}^2$ 보다 훨씬 작은 $40\mu\text{m}^2$ 이하이

다. 또한, 제 1 기판 또는 스페이서의 파손이 발생하지 않는 스페이서의 단위 면적에 대한 스페이서의 압축률이 15% 이하인 단위 면적은 $18\mu\text{m}^2$ 이다. 즉, 스페이서의 단위 면적은, $18\mu\text{m}^2 \leq \text{단위 면적} \leq 40\mu\text{m}^2$ (단, 탄성 계수는 974 N/mm^2)이다.

<112> 이와 같은 결과에 따르면, 탄성 계수가 변경될 경우 변경된 탄성 계수의 비율을 단위 면적에 반영해줘야 올바른 스페이서의 단위 면적을 산출할 수 있다.

<113> **【수학식 2】**
$$\frac{\text{비교 탄성계수}}{\text{실험 탄성계수}} \times 32\mu\text{m}^2 < \text{단위면적} < \frac{\text{비교 탄성계수}}{\text{실험 탄성계수}} \mu\text{m} \times 76\mu\text{m}^2$$

<114> 이때, <수학식 2>에서 비교 탄성 계수는 487N/mm^2 이다.

<115> <수학식 2>에서 실험 탄성 계수를 243.5N/mm^2 으로부터 974N/mm^2 까지 변화시키면 스페이서의 단위 면적은 최소 $18\mu\text{m}^2$ 에서 최대 약 $120\mu\text{m}^2$ 정도가 된다.

<116> 도 7을 참조하면, 앞서 설명한 바에 의하여 선택된 스페이서의 단위 면적에 의하여 블랙 매트릭스(120)에 해당하는 제 1 전극(140)의 상면에는 단위 면적 및 제 1 높이에 의하여 스페이서(200)가 형성된다.

<117> 이때, 스페이서(200)는 제 1 기판(100)의 1 개의 컬러필터(130)의 대응하여 1 개의 스페이서가 형성될 수 있다. 이때, 스페이서의 면적은 단위 면적이다.

<118> 이와 달리 스페이서(200)는 제 1 기판(100)에 형성된 n 개의 컬러필터(130)마다 1 개씩 형성될 수 있다. 이때, n 개의 컬러필터(130)마다 1 개씩 형성된 스페이서(200)의 면적은 단위 면적에 n 배를 곱해주면 된다.

<119> 예를 들어, 컬러필터(130)의 개수에 대응하는 개수로 스페이서를 형성하였을 때 스페이서의 단위 면적을 A라고 하였을 때, n 개의 컬러필터(130)마다 1 개씩 형성된 스페이서(200)들은 A × n 배의 면적을 갖는다.

- <120> 한편, 액정(300)은 스페이서(200)의 단위 면적에 근거하여 스페이서(200)가 형성된 제 1 기판(100)에 디스펜서 등에 의하여 도 7에 도시된 허용 액정 셀 갭(H_2)까지 적하 방식으로 채워진다.
- <121> 도 10은 본 발명의 제 1 실시예에 의한 제 2 기판의 평면도이다.
- <122> 도 10을 참조하면, 제 2 기판(400)은 다시 기판(410), 박막 트랜지스터(미도시) 및 제 2 전극(420)을 포함한다.
- <123> 기판(410)은 일실시예로 투명하다. 제 2 전극(420)은 제 1 기판(100)에 형성된 컬러필터(130)와 마주보고, 각 제 2 전극(420)에는 박막 트랜지스터가 연결된다.
- <124> 제 2 기판(400)에 형성된 제 2 전극(420)은 제 1 기판(100)의 컬러필터(130)과 얼라인 되도록 합착되어 액정표시장치(500)가 제조된다.
- <125> <실시예 2>
- <126> 본 발명의 제 2 실시예에서는 액정표시장치를 제조하는 방법이 개시되어 있다.
- <127> 제 2 실시예에 의하여 도 5에 도시된 액정표시장치를 제조하기 위해서는 스페이서(200)의 제 1 높이(H_1) 및 단위 면적을 산출하는 단계, 산출된 스페이서(200)의 단위 면적 및 제 1 높이(H_1)대로 제 1 기판(100)에 스페이서(200)를 형성하는 단계, 제 1 기판(100)에 액정(300)을 공급하는 단계, 제 1 기판(100)에 제 2 기판(400)을 어셈블리 하는 단계를 포함한다.
- <128> 먼저, 스페이서(200)의 제 1 높이(H_1)는 최소한 액정(300)으로 디스플레이를 수행하기 위한 액정의 허용 액정 셀 갭(H_2) 이상이 되도록 설정된다. 스페이서(200)의 단위

면적은 제 1 높이(H_1)를 갖는 스페이서(200)가 제 1 압력에 의하여 압축되어 액정(300)의 표면과 실질적으로 접촉될 수 있도록 설정된다.

<129> 이때, 스페이서(200)의 "단위 면적"은 1 개의 컬러필터(130)에 1개의 스페이서가 형성되었을 때의 면적이다. 스페이서(200)가 n 개의 컬러필터(130)마다 1 개씩 형성될 경우, 스페이서(200)는 단위 면적에 n 배를 곱한 면적으로 형성된다.

<130> 이와 같은 스페이서(200)의 제 1 높이(H_1) 및 단위 면적을 산출하는 방법은 앞서 제 1 실시예에서 상세하게 설명 한 바 그 중복된 설명은 생략하기로 한다.

<131> 스페이서(200)의 제 1 높이(H_1) 및 단위 면적이 산출된 후에는 제 1 기판(100)을 제조하는 단계가 수행된다.

<132> 도 11a 내지 도 11j는 본 발명의 제 2 실시예에 의하여 제 1 기판을 제조하는 방법이 도시된 공정도이다.

<133> 도 11a는 본 발명의 제 2 실시예에 의해 투명 기판에 크롬 박막이 형성된 것을 도시한 공정도이다.

<134> 도 11a를 참조하면, 투명 기판(110)의 일측면에는 전면적에 걸쳐 크롬 박막(125)이 형성된다. 크롬 박막(125)은 화학 기상 증착 공정 또는 스퍼터링 공정에 의하여 형성된다.

<135> 도 11b는 본 발명의 제 2 실시예에 의하여 크롬 박막에 패터닝된 포토레지스트 박막을 도시한 공정도이다.

- <136> 도 11b를 참조하면, 포토레지스트 박막은 크롬 박막(125)의 상면에 스핀 코팅 또는 슬릿 코팅 등의 방법으로 도포된다. 이어서, 격자 형상의 패턴을 갖는 패턴 마스크(127)가 투명 기판(110)에 얼라인 된다.
- <137> 도 11c는 본 발명의 제 2 실시예에 의하여 크롬 박막을 패터닝하기 위한 패턴 마스크의 평면도이다.
- <138> 도 11c를 참조하면, 패턴 마스크(127)는 투명한 유리 기판(128), 유리 기판(128)에 격자 형상으로 패터닝되어 광이 통과하지 못하는 크롬 패턴(129) 및 광이 투과하는 개구부(129a)로 구성된다.
- <139> 이와 같은 구성을 갖는 패턴 마스크(127)의 상부에서 투명 기판(110)쪽으로는 광이 공급된다. 이때, 패턴 마스크(127)에 의하여 크롬 패턴(125)으로 공급된 광은 크롬 패턴(129)에 의하여 차단되고, 개구부(129a)로 공급된 광은 개구부(129a)를 통하여 포토레지스트 박막에 도달된다.
- <140> 개구부(129a)를 통하여 공급된 광이 도달한 포토레지스트 박막은 현상 공정에 의하여 제거되고, 크롬 패턴(129)에 의하여 광이 도달하지 않은 포토레지스트 박막은 현상 공정에 의하여 제거되지 않고 남아 있게 된다.
- <141> 도 11d는 본 발명의 제 2 실시예에 의하여 크롬 박막이 패터닝되어 블랙 매트릭스가 제조된 것을 도시한 도 11c의 C-C 단면도이다.
- <142> 도 11d를 참조하면, 크롬 박막(125)중 패터닝된 포토레지스트 박막에 의하여 보호받지 못하는 부분은 건식 식각 공정 또는 습식 식각 공정을 통하여 식각 되어 격자 형상

을 갖는 블랙 매트릭스(120)가 형성된다. 이후, 블랙 매트릭스(120)의 상부에 형성된 잔여 포토레지스트 박막은 애싱(ashing) 공정 등을 통하여 제거된다.

<143> 도 11e는 본 발명의 제 2 실시예에 의하여 블랙 매트릭스에 컬러 필터 및 제 1 전극이 형성된 것을 도시한 공정도이다.

<144> 도 11e를 참조하면, 격자 형상을 갖는 블랙 매트릭스(120)의 내부 영역(121)에는 컬러필터(130)가 형성된다. 컬러 필터(130)는 레드 컬러필터(132), 그린 컬러필터(134) 및 블루 컬러필터(136)로 구분되어 형성되며, 레드 컬러필터(132), 그린 컬러필터(134) 및 블루 컬러필터(136)의 에지는 각각 블랙 매트릭스(120)에 오버랩 된다.

<145> 투명 기판(110)에 블랙 매트릭스(120) 및 컬러필터(130)가 형성된 상태에서 컬러필터(130)의 상면에는 제 1 전극(140)이 형성된다. 제 1 전극(140)은 인듐 주석 산화막(Indium Tin Oxide) 또는 인듐 아연 산화막(Indium Zinc Oxide) 물질을 화학 기상 증착 방식으로 형성된다.

<146> 도 11f는 본 발명의 제 2 실시예에 의하여 제 1 전극의 상면에 스페이서를 형성하기 위한 스페이서 형성용 박막이 형성된 것을 도시한 공정도이다.

<147> 도 11f를 참조하면, 제 1 전극(110)의 상면에는 일실시예로 탄성계수 487 N/mm^2 을 갖는 스페이서 형성용 박막(210)이 스펀 코팅 또는 슬릿 코팅 등의 방법으로 형성된다. 이때, 스페이서 형성용 박막(210)은 앞서 산출된 제 1 높이(H_1)로 형성된다. 이때, 스페이서 형성용 박막(210)은 광과 반응하여 제거가 가능한 감광성 물질이다.

<148> 제 1 전극(140)의 상면에 스페이서 형성용 박막(210)이 형성된 상태에서 스페이서 형성용 박막(210)의 상면에는 패턴 마스크(220)가 위치한다.

- <149> 도 11g는 도 11f의 패턴 마스크의 평면도이다.
- <150> 도 11g를 참조하면, 패턴 마스크(220)에는 앞서 산출된 스페이서(220)의 단위 면적과 동일한 면적을 갖도록 스페이서 형성용 패턴(225)이 형성된다.
- <151> 패턴 마스크(220)로부터 스페이서 형성용 박막(210)으로는 광이 공급되어 스페이서가 형성될 부분을 제외한 스페이서 형성용 박막(210)의 나머지 부분은 모두 제거되어 스페이서가 제조된다.
- <152> 도 11h는 본 발명의 제 2 실시예에 의하여 스페이서가 형성된 제 1 기판에 액정이 적하 되는 것을 도시한 공정도이다.
- <153> 도 11h를 참조하면, 도면부호 200은 스페이서이다. 이때, 스페이서는 도 11i에 도시된 바와 같이 단부가 테이퍼 지도록 형성될 수 있다. 제 1 기판(100)에 스페이서(200)가 형성된 상태에서 제 1 기판(100)에는 디스펜서(310)에 의하여 액정(300)이 적하 된다. 이때, 적하 된 액정은 허용 액정 셀 갭(H_2)을 갖도록 채워진다.
- <154> 도 11j는 본 발명의 제 2 실시예에 의하여 제 1 기판에 제 2 기판이 어셈블리 된 것을 도시한 단면도이다.
- <155> 도 11j를 참조하면, 액정(300)이 제 1 기판(100)에 모두 채워진 상태에서 제 1 기판(100)에는 박막 트랜지스터, 제 2 전극(410)이 형성된 제 2 기판(400)이 어셈블리 된다. 제 2 기판(400)은 제 1 압력을 제 1 기판(100)에 형성된 스페이서(200)에 가하여 제 1 기판(100)에 형성된 스페이서(200)가 허용 액정 셀 갭(H_2)까지 채워진 액정(300)의 표면까지 압축되도록 한다.

【발명의 효과】

<156> 이상에서 상세하게 설명한 바에 의하면, 스페이서의 높이 및 단위 면적을 최적화하여 적하 방식으로 액정을 공급할 때 발생하는 액정 언-필 영역 방지 및 기판 또는 스페이서의 파손을 방지할 수 있는 효과를 갖는다.

<157> 앞서 설명한 본 발명의 상세한 설명에서는 본 발명의 바람직한 실시예를 참조하여 설명하였지만, 해당 기술분야의 숙련된 당업자 또는 해당 기술분야에 통상의 지식을 갖는 자라면 후술될 특허청구범위에 기재된 본 발명의 사상 및 기술 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

【특허청구범위】

【청구항 1】

투명 기판, 상기 투명 기판에 격자 형상으로 형성된 블랙 매트릭스, 상기 블랙 매트릭스에 의해 형성된 내부 영역에 형성된 컬러필터 및 상기 투명 기판의 전면적에 레퍼런스 전원이 인가되도록 형성된 제 1 전극을 포함하는 제 1 기판;

상기 제 1 전극 중 상기 블랙 매트릭스의 상부에 형성되는 제 1 단부, 상기 제 1 단부로부터 허용 액정 셀 갭 이상의 제 1 높이로 형성된 제 2 단부, 상기 각 제 2 단부에 가해진 제 1 압력에 의해 상기 제 1 높이가 제 1 압축률 이하로 압축되어 상기 허용 액정 셀 갭보다 작은 제 2 높이로 압축되도록 하기 위한 단위 면적을 갖는 스페이서;

상기 스페이서가 형성된 상기 제 1 기판에 상기 허용 액정 셀 갭의 높이까지 채워진 액정; 및

상기 제 2 단부에 상기 제 1 압력을 가하는 기판 및 상기 기판에 상기 컬러필터들과 마주보며, 화소 전압을 인가 받기 위한 제 2 전극들을 갖는 제 2 기판을 포함하는 액정표시장치.

【청구항 2】

제 1 항에 있어서, 상기 단위 면적은 상기 컬러필터의 면적 계수, n 개의 컬러필터마다 형성된 스페이서의 면적, n 개의 컬러필터마다 형성되는 스페이서의 밀도인 $\frac{1}{n}$ 을 곱하여 산출되는 것을 특징으로 하는 액정표시장치.

【청구항 3】

제 2 항에 있어서, 상기 컬러필터의 면적 계수는 $\frac{\text{기준 컬러필터 면적}}{\text{컬러필터 면적}}$ 에 의하여 산출

되고, 상기 스페이서의 면적은 상기 블랙 매트릭스의 폭에 의하여 산출되고, 상기 스페이서 밀도는 기준 컬러필터 면적과 상기 컬러필터 면적에 의하여 산출되는 것을 특징으로 하는 액정표시장치.

【청구항 4】

제 1 항에 있어서, 상기 스페이서는 원기둥 형상으로, 상기 스페이서의 직경은 상기 블랙 매트릭스의 폭 이하인 것을 특징으로 하는 액정표시장치.

【청구항 5】

제 1 항에 있어서, 상기 스페이서의 제 2 단부는 테이퍼 진 것을 특징으로 하는 액정표시장치.

【청구항 6】

제 1 항에 있어서, 상기 단위 면적은 상기 스페이서의 탄성계수가 증가될수록 감소되는 것을 특징으로 하는 액정표시장치.

【청구항 7】

제 1 항에 있어서, 상기 스페이서가 허용 압축 셀 갭까지 압축된 상태에서 상기 스페이서가 상기 제 1 기판에 가하는 압력은 상기 제 1 기판의 파괴 강도 이하인 것을 특징으로 하는 액정표시장치.

【청구항 8】

제 1 항에 있어서, 상기 허용 액정 셀 갭은 $4.45 \sim 4.75 \mu\text{m}$ 인 것을 특징으로 하는 액정표시장치.

【청구항 9】

제 1 항에 있어서, 상기 허용 액정 셀 갭은 $4.45 \sim 4.75\mu\text{m}$ 이고, 상기 제 1 압력은 대기압이고, 상기 스페이서의 탄성 계수는 $974 \text{ N/mm}^2 \sim 243.5 \text{ N/mm}^2$ 일 때, 상기 단위 면적은 $18 \sim 120\mu\text{m}^2$ 의 사이인 것을 특징으로 하는 액정표시장치.

【청구항 10】

제 1 항에 있어서, 상기 스페이서의 압축률은 15% 이하이고, 제 1 높이 대비 제 2 높이는 85% 이상인 것을 특징으로 하는 액정표시장치.

【청구항 11】

허용 액정 셀 갭 이상의 높이를 갖는 스페이서의 제 1 높이를 산출, 상기 제 1 높이가 제 1 압력에 의하여 제 1 압축률 이하로 압축되어 상기 허용 액정 셀 갭보다 작은 제 2 높이로 압축되는 스페이서의 단위 면적을 산출하는 단계;

투명 기판에 격자 형상을 갖는 블랙 매트릭스를 형성, 상기 블랙 매트릭스에 의해 형성된 내부 영역에 컬러필터를 형성, 상기 투명 기판의 전면적에 레퍼런스 전원이 인가되도록 형성된 제 1 전극을 형성 및 상기 제 1 높이 및 상기 단위 면적에 의하여 상기 블랙 매트릭스의 상부에 해당하는 제 1 전극의 상면에 스페이서를 형성하여 제 1 기판을 제조하는 단계;

상기 제 1 기판에 상기 허용 액정 셀 갭의 높이까지 액정을 채우는 단계;

기판에 상기 컬러필터들과 마주보며, 화소 전압을 인가 받기 위한 제 2 전극들이 형성된 제 2 기판을 제조하는 단계; 및

상기 스페이서가 상기 제 1 압력에 의하여 상기 허용 액정 셀 갭까지 압축되도록 상기 제 1 기판 및 상기 제 2 기판을 어셈블리 하는 단계를 포함하는 액정표시장치의 제조 방법.

【청구항 12】

제 11 항에 있어서, 상기 스페이서의 단위 면적을 산출하는 단계에서 상기 허용 액정 셀 갭은 $4.45 \sim 4.75 \mu\text{m}$ 이고, 상기 제 1 압력은 대기압이고, 상기 스페이서의 탄성 계수가 $243.5 \text{ N/mm}^2 \sim 974 \text{ N/mm}^2$ 일 때, 상기 단위 면적은 $18 \sim 120 \mu\text{m}^2$ 인 것을 특징으로 하는 액정표시장치의 제조 방법.

【청구항 13】

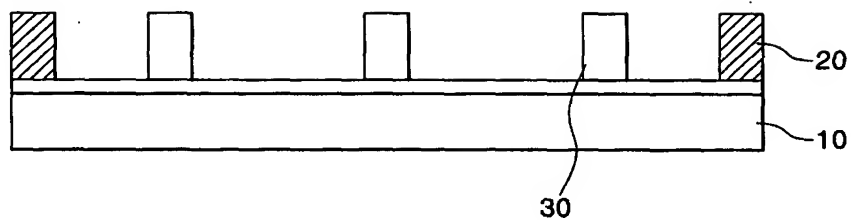
제 11 항에 있어서, 상기 스페이서를 형성하는 단계에서 상기 스페이서의 단부는 테이퍼 지도록 가공되는 것을 특징으로 하는 액정표시장치의 제조 방법.

【청구항 14】

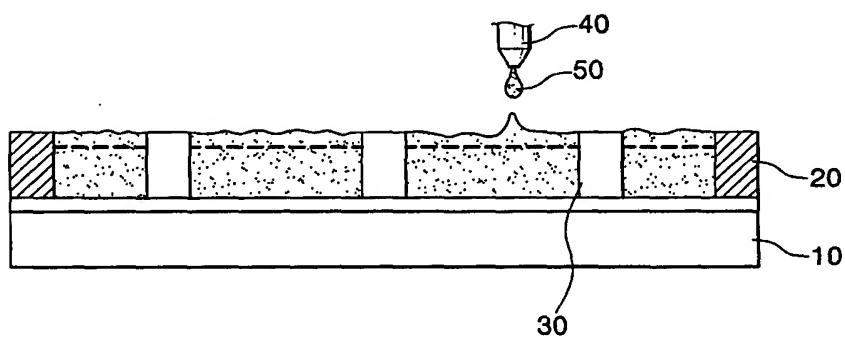
제 11 항에 있어서, 상기 액정을 채우는 단계에서 상기 액정은 상기 제 1 기판의 상부에서 상기 제 1 기판으로 적하 되어 채워지는 것을 특징으로 하는 액정표시장치의 제조 방법.

【도면】

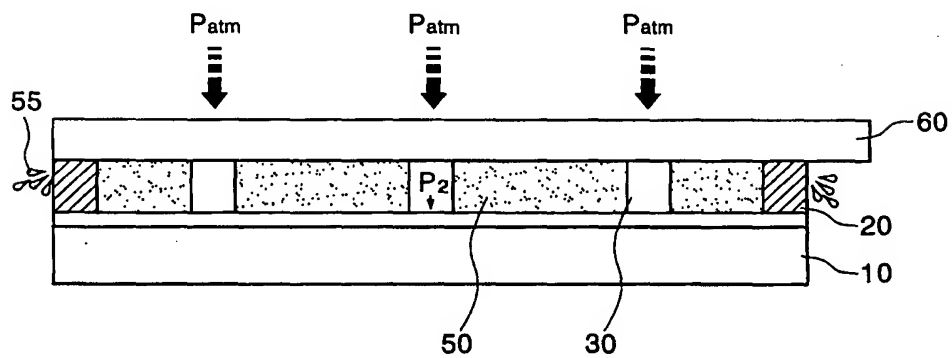
【도 1】



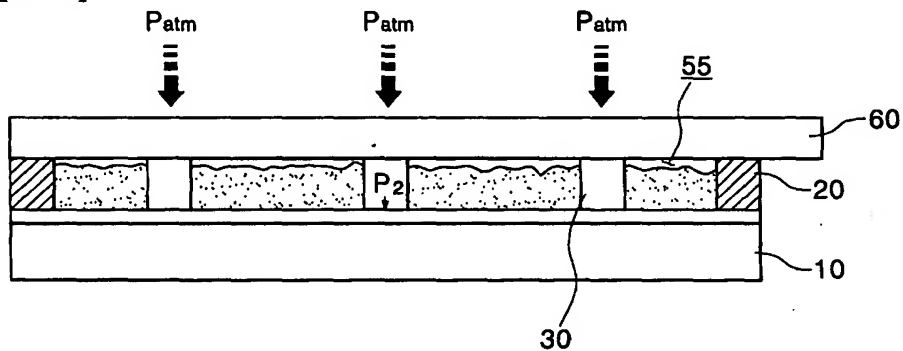
【도 2】



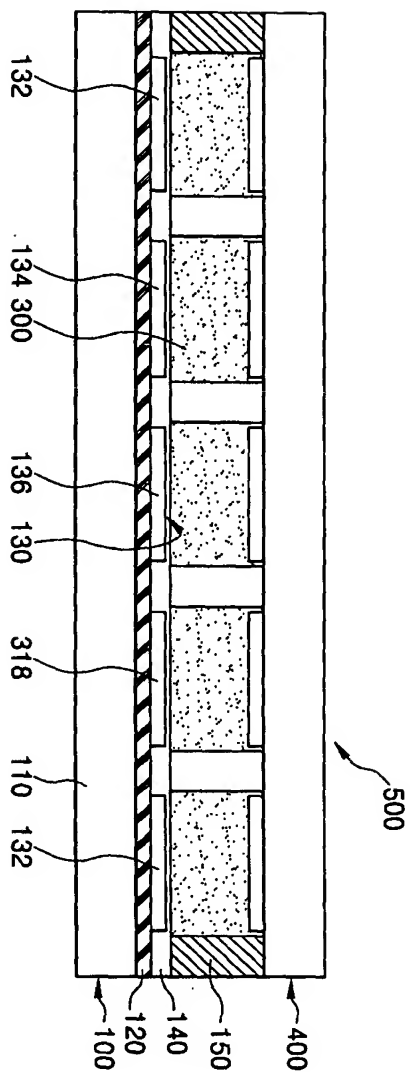
【도 3】



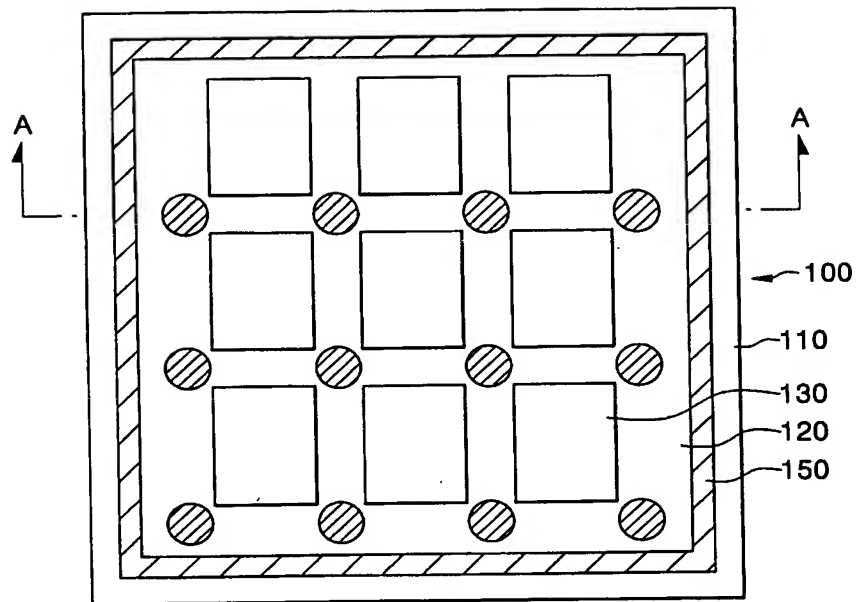
【도 4】



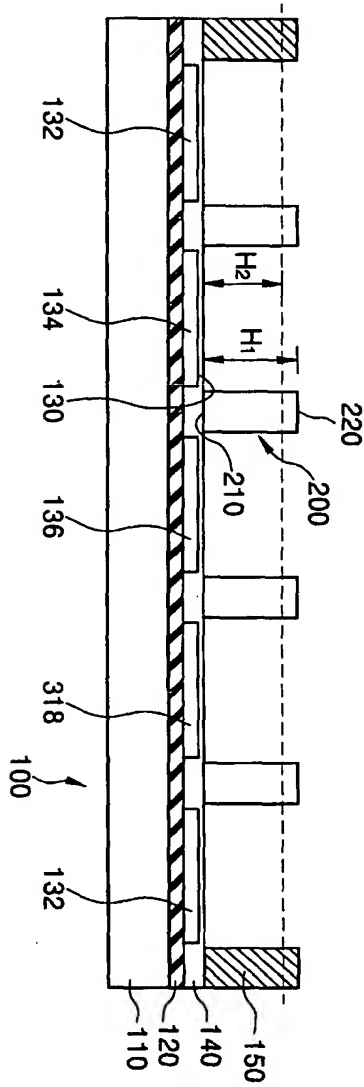
【도 5】



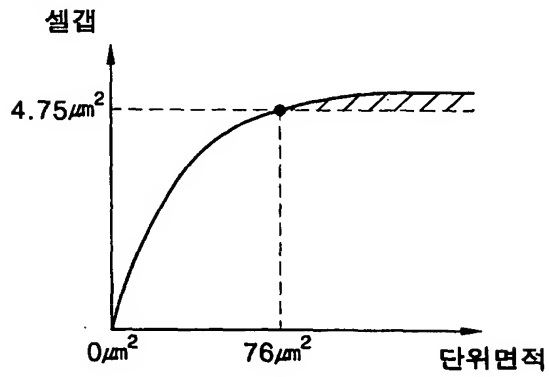
【도 6】



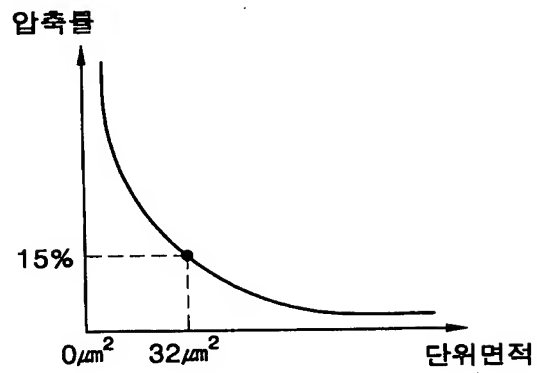
【도 7】



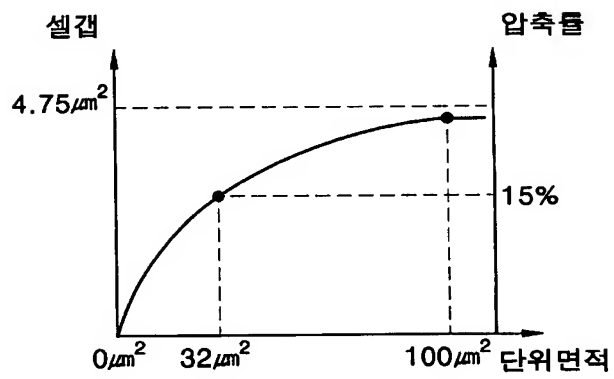
【도 8a】



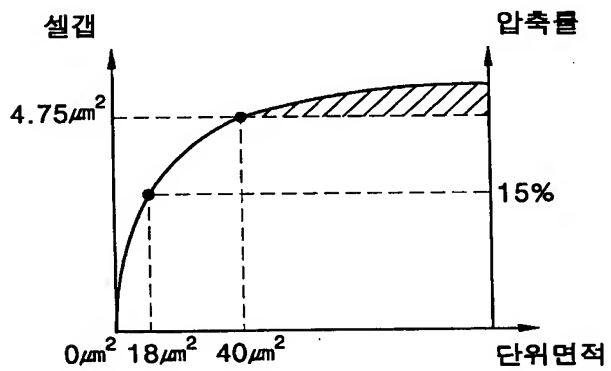
【도 8b】



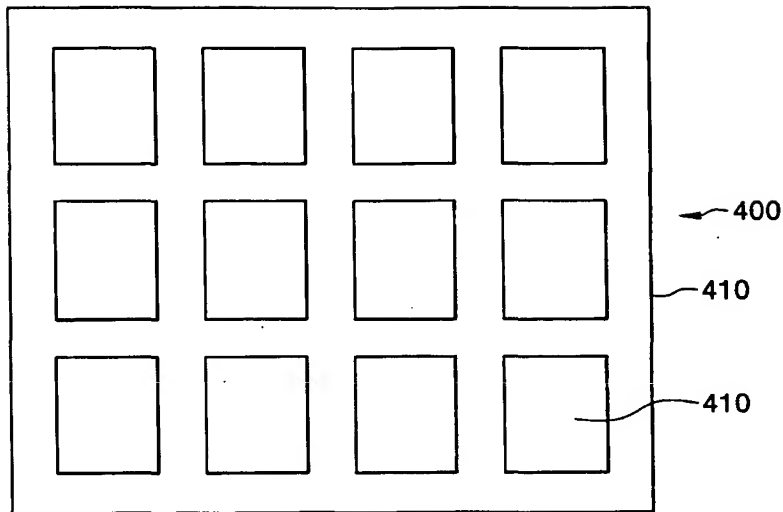
【도 9a】



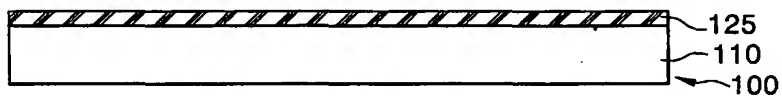
【도 9b】



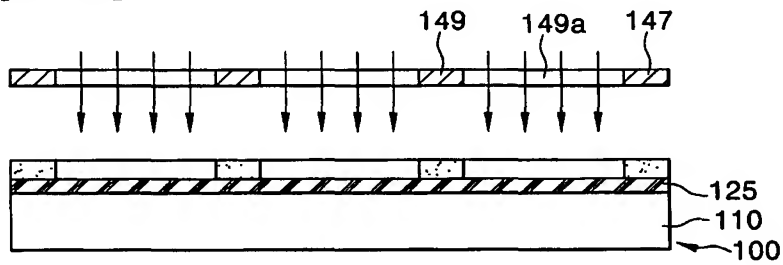
【도 10】



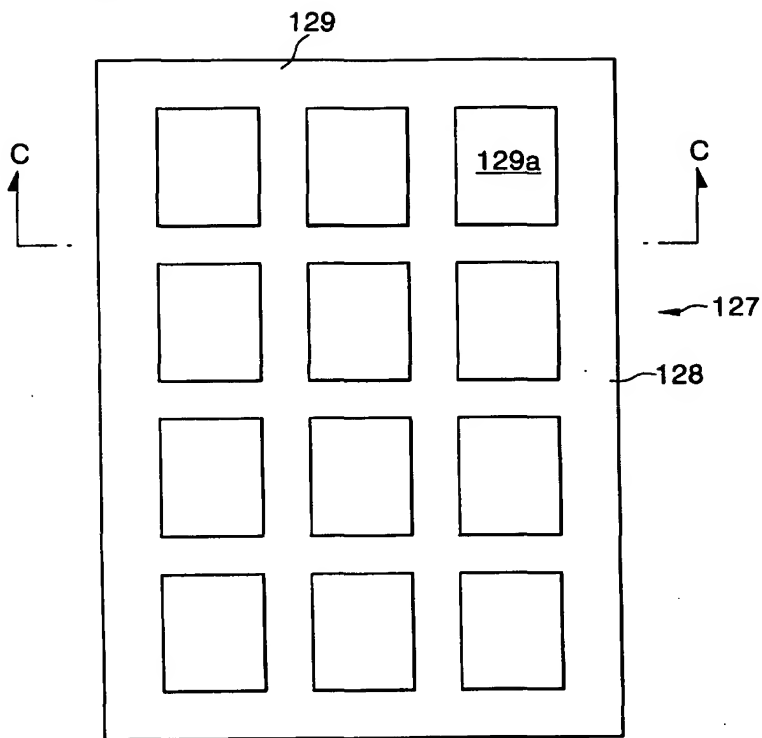
【도 11a】



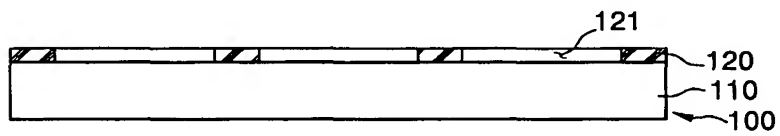
【도 11b】



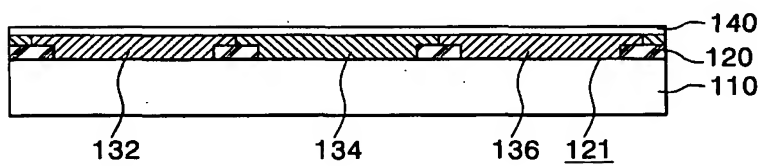
【도 11c】



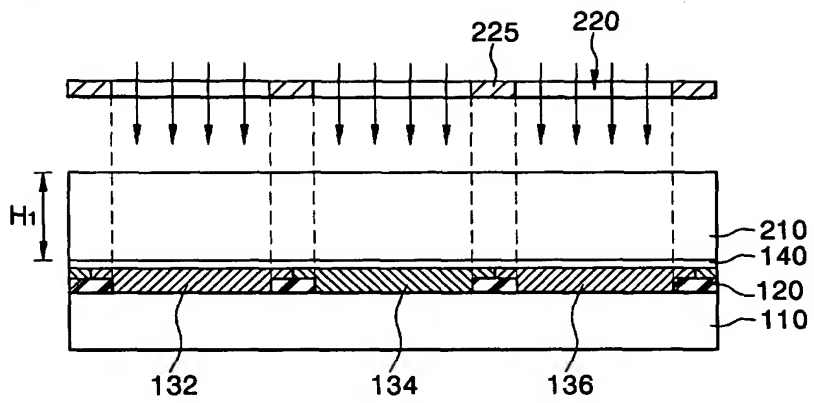
【도 11d】



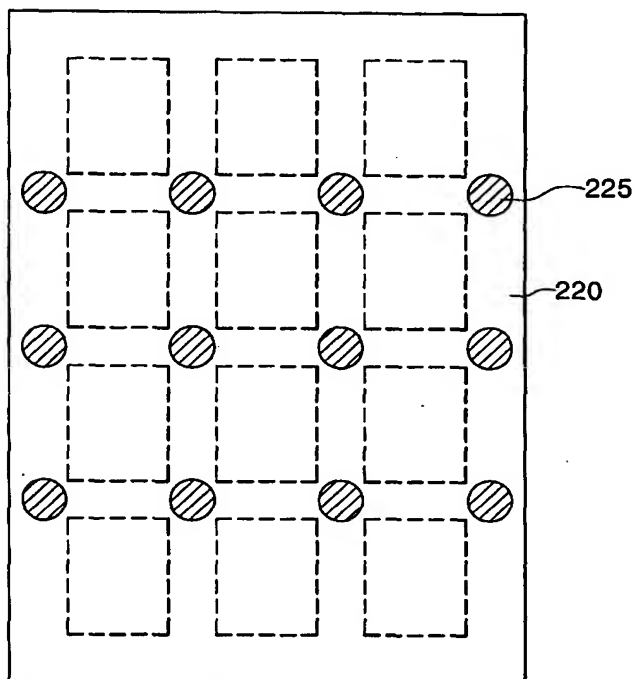
【도 11e】



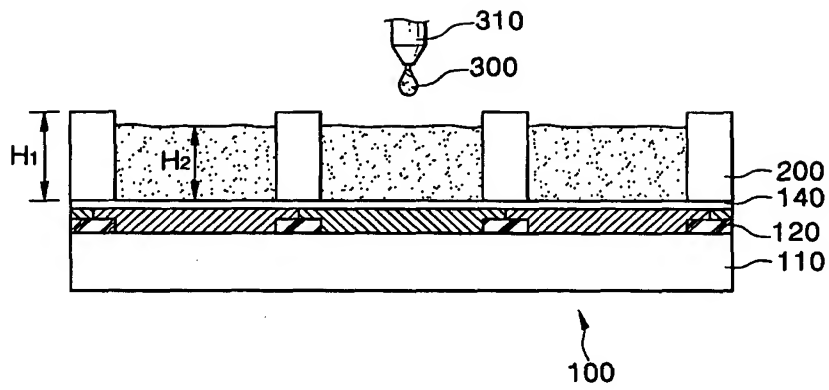
【도 11f】



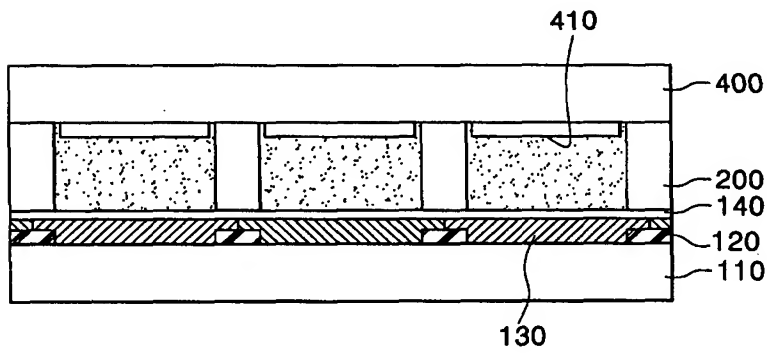
【도 11g】



【도 11h】



【도 11i】



【도 11j】

